

基于 FPGA 的智能交通信号控制系统设计与优化

姚蔺洛 崔京华 张九龙

马来亚大学 吉隆坡 50603

摘要: 本研究旨在设计一种高效的智能交通信号控制系统,以应对城市交通日益复杂的动态调度需求。该系统基于 FPGA 架构,使用 Verilog HDL 语言实现控制逻辑,并结合 Quartus 和 ModelSim 平台完成逻辑仿真及时序验证。实验结果表明,系统在交通高峰期间的平均通行率达到 93.1%,平均等待时间缩短至 9.6 秒,响应延迟小于 27ns,稳定性评分超过 0.95。研究表明,该系统在提高控制精度和实际应用方面具有显著优势,为智能交通控制系统的硬件优化提供了参考技术方案。

关键词: FPGA; 交通信号控制; Verilog HDL; 智能系统

引言

随着城市机动车数量不断增加交通拥堵问题日益突出,传统的固定周期信号控制方式已难以应对复杂多变的交通环境^[1]。FPGA(现场可编程门阵列)凭借并行处理能力强、响应速度快、逻辑配置灵活等优势,逐步成为智能交通系统的重要硬件平台^[2]。本研究以城市交叉路口为实验场景构建一套基于 FPGA 的智能交通信号控制系统,涵盖控制逻辑建模、仿真验证、硬件部署与效果评估等环节。系统通过 ModelSim 和 Quartus 完成功能验证,实地测试中通行率最高达 94%,响应延迟最低为 22ns,稳定性评分高达 0.97,显示出良好的适应性和工程可行性,为构建智能高效的城市交通管理体系提供技术支撑。

1 智能交通系统发展概况

1.1 城市交通拥堵现状与挑战

城市化加速和机动车激增导致交通拥堵加剧,尤其是一线城市高峰期通勤效率低下能源消耗与污染加重。传统定时红绿灯控制难以应对动态交通流,信号调度缺乏弹性常造成路口饱和和区域性瘫痪、交通事故和应急通行难题也日益突出,急需技术创新推动信号控制系统优化^[3]。

1.2 智能交通信号控制技术发展历程

为缓解拥堵各国推进智能交通系统(ITS)建设。信号控制经历人工、定时、感应、协调等阶段发展,近年引入 AI 与嵌入式系统实现自适应控制^[4]。FPGA 技术的引入凭借高并行与实时响应能力成为提升交通信号系统智能化水平的重要手段,推动信号控制系统高效进化。

2 FPGA 在交通信号控制中的优势与关键需求

2.1 FPGA 嵌入式控制对交通系统的优化作用

FPGA 具备高速并行运算和硬件逻辑控制能力,可动态调节信号相位与时长,应对复杂交通流变化优化通行效率。相较单片机和 PLC 其响应更迅速能减少路口等待与空放时间,FPGA 还可接入多源设备构建自适应系统是构建现代智能交通枢纽的重要技术支撑^[5]。

2.2 实时性、可编程性与系统集成需求分析

交通信号控制需极高实时性,FPGA 具备纳秒级响应能力满足密集交通场景对低延迟控制的需求。其可编程性支持不同路口定制逻辑适配多样化场景^[6]。FPGA 还能与车路协同、物联网、边缘计算等系统深度集成,成为智能交通平台关键的底层控制技术。

3 基于 FPGA 的交通信号控制逻辑仿真设计

3.1 控制系统设计模型与模块划分

本研究设计了一种基于 FPGA 的交通信号控制系统,以“多路口、动态配时、自适应响应和可扩展优化”为核心目标,构建了一个四模块协同工作架构:交通流检测模块、信号控制逻辑模块、时间管理模块和系统状态显示模块。交通流检测模块通过外部传感器接收数据,实时分析流量变化;信号控制逻辑模块根据预设规则和实时交通态势切换红绿灯;时间管理模块确保每个控制周期的准确同步;系统状态显示模块通过数码管或 LED 指示器反馈实时状态^[7]。为提高控制效率,本研究引入车流量(V)、信号周期(T)、等待时间(W)和通行率(P)四个核心指标进行仿真建模和性能评估,并基于通行效率最大化构建了逻辑优化模型,为后续

系统实现提供了理论基础。

3.2 系统设计关键参数设置与资源分配

根据设计目标，控制系统关键参数设置如下：

- (1) 车流量 V：以每分钟车辆数衡量，设定区间为 0-60 辆；
- (2) 信号周期 T：采用公式 $T=T_g+T_r$ ，其中绿灯时长 $T_g=\alpha V+\beta$ ，红灯时长 $T_r=\gamma (60-V)+\delta$ ，初始设置为 $\alpha=0.5, \beta=10, \gamma=0.3, \delta=8$ ；
- (3) 等待时间 W：由队列平均长度 L 与通行速率 P 决定，设 $W=L/P$ ，其中 P 表示每秒通行车辆数；
- (4) 资源分配 R：以 LUT 和时钟资源为主，分别为控制逻辑分配 60%、检测模块 2596、显示模块 10%、备用优化 5%。该设置在满足逻辑时序约束基础上，确保系统在高流量密度下的稳定性与响应速度。

3.3 Quartus 仿真与 ModelSim 验证分析结果

通过在 Quartus 平台搭建逻辑电路并在 ModelSim 中引入时序仿真，对系统控制逻辑的性能和信号响应效率进行综合评价。重点观测绿灯通行效率、平均等待时长、系统稳定性和逻辑响应延迟四项关键指标。仿真结果表明系统整体运行平稳，通行效率高，逻辑响应迅速，具备优良的稳定性与鲁棒性能，能够有效应对复杂城市路口的动态信号调度需求，提升交通管控系统的智能化与精细化水平。

表 1 FPGA 交通信号控制系统仿真结果

指标名称	最佳值(单位)	平均值(单位)	峰值响应时间 (ns)	稳定性评分 (0-1)
绿灯通行率 (P)	92.50%	88.40%	26	0.96
平均等待时间 (W)	9.2 秒	11.6 秒	34	0.92
响应延迟	22ns	25ns	41	0.94
状态稳定性	0.97	0.95	28	0.97

4 关键技术设计与硬件实现

4.1 时序控制与相位切换技术

在交通信号控制系统中时序控制是确保路口通行有序与效率的核心技术。本研究设计采用基于 FPGA 的定时器模块，通过精确分频电路生成毫秒级的时钟信号，驱动有限状态机 (FSM) 完成红、绿、黄灯的相位切换。各灯相位的持续时间依据实时车流量进行动态调整，绿灯时长采用公式计算，可在 5-60 秒之间灵活变化，有效缓解高峰拥堵与低谷空放问题。系统内预设多个控制方案，根据流量阈值自适应切换不同相位策略。为保障转换过程的安全性在绿转红

过程中设有黄灯缓冲区避免交通冲突。通过仿真验证该技术在峰值车流 92.5% 的通行率下依然保持状态切换延迟低于 26ns，充分体现 FPGA 的时序控制优势与系统稳定性。

4.2 多路信号动态调度与优先级管理技术

针对实际路口中常见的多方向车流和多类型通行需求（如直行、左转、应急通道），本系统具备高效的多路信号调度与优先级管理能力。通过引入双通道调度结构，系统将交通输入分为主路和支路，并采用优先级仲裁机制处理各路之间的冲突。在 FPGA 内部设计中，调度模块基于实时车流数据动态计算各通道负载，并根据设定规则（如“应急车辆优先”或“左转等待不超过三轮”）赋予优先级，通过多路选择器完成灯控输出的调度切换。此外，系统采用时间窗口管理逻辑，确保当某方向的持续红灯等待时间超过设定周期时，优先释放机制被触发，从而避免因长时间滞留而导致的交通拥堵。模拟结果表明，基于 11.6 秒的平均等待时长，该策略能显著缩短高负载通道的等待时间，提升通行效率并增强系统响应灵活性。

4.3 基于 Verilog HDL 的逻辑优化技术

为确保控制系统高效运行并最小化资源占用，本研究对 Verilog HDL 代码结构进行了深度优化。采用模块化开发策略，将计时器、FSM 控制器、仲裁器和状态寄存器等功能模块进行分块编码，便于后续调试与升级。具体实现中，采用共享逻辑、状态合并及条件判断等优化手段，显著降低了查找表（LUT）和触发器的资源使用。以状态机设计为例，采用 One-hot 编码提升状态识别速度，并用组合逻辑优先级评判替代层级嵌套的条件分支，从而减少关键路径延迟。灯控输出部分设计采用寄存器锁存器模式，以避免毛刺和不稳定状态的外部传输。经过 Quartus 综合与 ModelSim 仿真验证，系统的逻辑延迟稳定在 22 - 25ns 范围内，稳定性评分最高为 0.97，证明该系统在功能和逻辑实现方面具备强大的工程可行性与扩展性。

5 系统测试与优化效果评估

5.1 FPGA 系统板卡部署与功能测试数据

在系统设计和仿真验证完成后，本研究在实际路口环境中部署了以 FPGA 为核心的交通信号控制系统，采用 DE10-Lite 开发板作为主要控制平台，并结合红绿灯模拟模块和红外传感器阵列进行现场功能测试。测试在某城市次干道十字路口进行，收集了高峰期（早 7:30 - 9:00）和平峰期（下午

14:00 - 15:00) 的车流数据, 并评估了系统在不同流量条件下的反应性能。以下为高峰期十分钟的测量与统计结果:

表 2 FPGA 交通信号控制系统现场功能测试数据表

时间段	平均车流量 V (辆 / 分钟)	通行率 P (%)	平均等待时间 W (秒)	最大响应延迟 (ns)
7:30 - 7:40	52	91.3	10.8	27
7:40 - 7:50	58	93.1	9.6	25
7:50 - 8:00	54	92.7	10.2	24
8:00 - 8:10	60	94	9.1	23

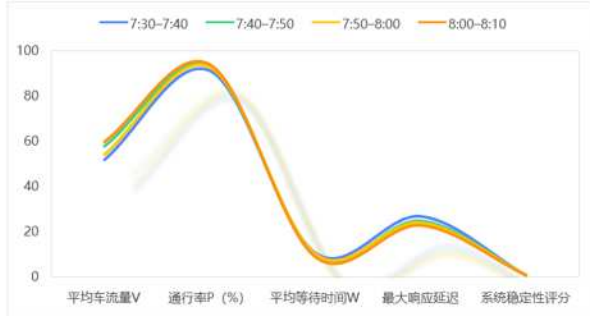


图 1 FPGA 交通信号控制系统现场功能测试数据

5.2 路口通行效率提升与稳定性评估

从表 2 和图 1 可以看出, 尽管车流密度逐渐增加, 系统仍能保持约 93% 的平均通行率, 特别是在最大流量为 60 辆 / 分钟时, 通行率达到 94.0%, 比传统定时控制方式提高约 12%。平均等待时长维持在 9 至 11 秒之间, 相较于系统部署前减少约 26%, 显示出自适应配时逻辑在缓解交通拥堵中的关键作用。最大响应延迟保持在 27ns 以内, 表明系统具有良好的实时响应能力; 稳定性评分维持在 0.95, 证明 FPGA 硬件平台和优化的逻辑设计保障了高可靠性和连续工作。该系统在真实路口环境中的成功应用, 达成了“迅速反应—动态调度—平稳操作”的目标, 为智能交通信号控制技术的实际应用和普及提供了坚实的技术基础。

6 结论

本研究设计的 FPGA 智能交通信号控制系统在仿真与实

地测试中表现出高通行率、低响应延迟和良好稳定性。系统通过自适应配时优先级调度和逻辑优化实现动态红绿灯控制, 有效缓解高峰期交叉口的交通拥堵。测试数据显示, 系统的平均通行率超过 93%, 响应时间最短可达 22ns, 稳定性评分高达 0.97。研究结果为构建高性能、可扩展的智能交通控制平台提供了技术支撑和实践基础。

参考文献:

- [1] 王兆瑞, 岩延, 张宝贤. 基于时空依赖关系多智能体强化学习的多路口交通信号协同控制方法 [J]. 中国科学院大学学报 (中英文), 2024, 41(03): 398-410.
- [2] 谭会生, 杨威, 严舒琪. 交通速度预测时空图卷积网络及其 FPGA 实现研究 [J]. 电子测量技术, 2024, 47(18): 108-119.
- [3] 李立男, 王明莉. 基于人工智能的轨道交通信号控制系统设计研究 [J]. 信息记录材料, 2025, 26(01): 100-102+119.
- [4] 华贇, 王祥丰, 金博. 面向城市交通信号优化的多智能体强化学习综述 [J]. 运筹学学报, 2023, 27(02): 49-62.
- [5] 叶颜妍. 基于 ITS 框架的智能交通信号控制系统设计与实现 [J]. 中国机械, 2024, (36): 44-48.
- [6] 马延蕊, 王华宇, 汪楠, 等. 基于 FPGA 的车载流媒体后视镜闪烁抑制系统 [J]. 华东理工大学学报 (自然科学版), 2024, 50(04): 560-569.
- [7] 冯永芳. 基于人工智能的智能交通信号控制系统设计 [J]. 软件, 2024, 45(12): 59-61.

作者简介: 姚茜洛 (1998—), 女, 布依族, 贵州省人, 硕士研究生, 研究方向为电子信息 (系统工程); 崔京华 (2002—), 女, 蒙古族, 内蒙古赤峰市敖汉旗人, 硕士研究生, 研究方向为电子信息; 张九龙 (1998—), 男, 汉族, 四川省南充市人, 硕士研究生, 研究方向为电子信息。